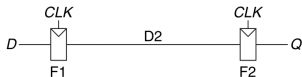


Sincronizzatori

C'è un lasso di tempo in cui l'input di una rete sequenziale deve rimanere stabile, per garantire che lo stato calcolato e memorizzato sia valido. Se non si può garantire che il segnale in ingresso sia costante per il periodo necessario, è possibile aggiungere un sincronizzatore:



Questo introduce un ritardo di un ciclo di clock nella propagazione di D , ma garantisce con buona probabilità che Q sia stabile. Se al fronte di salita D non è stabile, il valore finale di Q potrà essere sia 0 che 1, ma rimarrà comunque costante per tutto il ciclo di clock.